

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 5 月 1 8 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 1 4 7 2 9 4

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

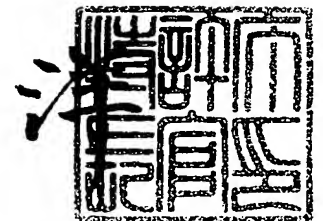
J P 2 0 0 4 - 1 4 7 2 9 4

出 願 人
Applicant(s): 日 本 電 信 電 話 株 式 会 社

2 0 0 5 年 6 月 2 9 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】	付 訂 願
【整理番号】	NTTH157404
【提出日】	平成16年 5月18日
【あて先】	特許庁長官殿
【国際特許分類】	H01L 21/60 H01L 23/48
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号
【氏名】	日本電信電話株式会社内 赤毛 勇一
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号
【氏名】	日本電信電話株式会社内 深野 秀樹
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号
【氏名】	日本電信電話株式会社内 山中 孝之
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号
【氏名】	日本電信電話株式会社内 齊藤 正
【特許出願人】	
【識別番号】	000004226
【氏名又は名称】	日本電信電話株式会社
【代理人】	
【識別番号】	100078499
【弁理士】	
【氏名又は名称】	光石 俊郎
【選任した代理人】	
【識別番号】	100102945
【弁理士】	
【氏名又は名称】	田中 康幸
【選任した代理人】	
【識別番号】	100120673
【弁理士】	
【氏名又は名称】	松元 洋
【手数料の表示】	
【予納台帳番号】	020318
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1

【請求項 1】

導電性半導体基板上に絶縁性材料膜を介して配置された電極パッドであり、
当該電極パッドのサイズは、外部との電氣的な接続部位と略同じサイズ以上であり、
前記電極パッドの特性インピーダンスと前記電極パッドに接続する外部機器の特性インピーダンスとが整合するように、前記絶縁性材料膜の厚さが調整されていることを特徴とする導電性半導体基板上の電極パッド。

【請求項 2】

請求項 1 に記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドの下方における前記導電性半導体基板に溝部が形成されており、
当該溝部にも絶縁性材料が埋め込まれることにより、前記絶縁性材料膜の厚さが調整され、前記絶縁性材料膜の表面が略平坦であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 3】

請求項 2 に記載する導電性半導体基板上の電極パッドにおいて、
前記溝部の側壁面は、当該溝部の底面となす角が直角より大きくなるように傾斜していることを特徴とする導電性半導体基板上の電極パッド。

【請求項 4】

請求項 3 に記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドは、前記溝部の底面の上方に位置し、
前記電極パッドには、前記絶縁性材料膜の表面に沿って配置される金属配線が接続され、当該金属配線における前記傾斜する側壁面の上方に位置する部分は、当該金属配線の下方の前記半導体基板までの深さが大きいほど幅が大きくなる、平面テーパ形状であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 5】

請求項 1 に記載する導電性半導体基板上の電極パッドにおいて、
前記導電性半導体基板と前記絶縁性材料膜との接触面は略平坦であり、前記絶縁性材料膜は表面に突出部を有しており、当該突出部の上に前記電極パッドが配置されることにより、前記絶縁性材料膜の厚さが調整されていることを特徴とする導電性半導体基板上の電極パッド。

【請求項 6】

請求項 5 に記載する導電性半導体基板上の電極パッドにおいて、
前記突出部の側壁面は傾斜していることを特徴とする導電性半導体基板上の電極パッド。

【請求項 7】

請求項 6 に記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドは、前記突出部の上平面に位置し、
前記電極パッドには、前記絶縁性材料膜の表面に沿って配置される金属配線が接続されており、当該金属配線における前記傾斜する側壁面に配置される部分は、当該金属配線の下方の前記半導体基板までの厚さが大きいほど幅が大きくなる、平面テーパ形状であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 8】

請求項 1 ないし 7 のいずれかに記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドのサイズは $30\ \mu\text{m}$ 以上であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 9】

請求項 1 ないし 8 のいずれかに記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドの直下における絶縁性材料膜の厚さは、 $10\ \mu\text{m}$ 以上であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 10】

請求項 1 ないし 9 のいずれかに記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドの特性インピーダンスは $40\ \Omega$ 以上であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 11】

請求項 1 ないし 9 のいずれかに記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッドの特性インピーダンスは $50\ \Omega$ であることを特徴とする導電性半導体基板上の電極パッド。

【請求項 12】

請求項 4 または 7 に記載する導電性半導体基板上の電極パッドにおいて、
前記電極パッド及び前記金属配線の特性インピーダンスが $50\ \Omega$ になるように、前記金属配線におけるテーパ形状の部分のテーパ幅の変化率及び／又は前記傾斜する側壁面の傾斜角が調整されていることを特徴とする導電性半導体基板上の電極パッド。

【発明の名称】 導電性半導体基板上の電極パッド

【技術分野】

【0001】

本発明は、導電性半導体基板上に作製された電子デバイスおよび光デバイスの電極パッドに関する。

【背景技術】

【0002】

図10は、従来の電極パッドの一例の概略構造図である。半導体基板上に作製される電子デバイスもしくは光デバイスには、通常、同図(a)に示すような電極パッド123、124が具備される。

【0003】

電極パッド123、124は、それぞれ基板121、122上に形成され、金線等の接続配線125で電極パッド間を電氣的に接続することにより、電子デバイスもしくは光デバイスを駆動するための電気信号を外部から供給したり、電子デバイスもしくは光デバイスで増幅、検出されるなどした電気信号を外部へ取り出したりする重要な役割を担っている。

【0004】

上述するように、外部から電気信号を供給したり、外部へ電気信号を取り出したりする場合には、外部の電気デバイス、配線線路、コネクタ等と、電子デバイスもしくは光デバイスとを接続配線125で電氣的に接続する必要がある。この電氣的な接続の際の作業性を良くするため、または配線作業において電子デバイスや光デバイスに衝撃を与えないためにも、電極パッドは必須のものとなっている。

【0005】

したがって、電子デバイスや光デバイスを設計する際、電極パッドには、(1)外部の部品との配線作業において確実に配線可能であること、(2)半導体基板121と密着性が良いこと、(3)導電性の半導体基板に電極パッドを形成する際(図10(c))には電極パッド間の通電を防止するため半導体基板121上にSiO₂膜や低誘電率の絶縁性材料膜126が形成されるが、これらの膜と密着性が良いこと、(4)配線作業で受ける衝撃により電子デバイスや光デバイスの機能が損なわれないような配置にすること、(5)電極パッドの抵抗や寄生容量等によって電子デバイスや光デバイスの機能を阻害しないことなどが要求され、一般的にはこれらを考慮して設計されている(下記、非特許文献1を参照。)

【0006】

【非特許文献1】 M.N.Khan, et al., "Theoretical prediction and experimental verification of quantum well electroabsorption modulators with bandwidths exceeding 40GHz", OFC99, paper ThT4-1/293

【発明の開示】

【発明が解決しようとする課題】

【0007】

一般に、電子デバイスや光デバイスの作製に用いられる半導体基板を導電性の半導体基板とした場合、当該半導体基板に対向する電極(配線)との間に容量が生じやすく、電極(配線)部における特性インピーダンス制御が困難となる。

【0008】

特に電極パッド部分においては、電極パッドの面積を大きくするため、電極配線の複雑な電子デバイスは、特性インピーダンスを制御して効率的な電気信号の伝送を実現しやすい半絶縁性基板上に作製されることが一般的であった。

【0009】

一方、光デバイスでは、半導体基板側の電極(基板に電氣的に接続される電極)が容易に構成できること、電極(配線)を複雑に引き回す必要がほとんどないため電極(配線)

台里の影響が乏しいことなどの理由が、等電位ノイズ等低減の手段に用いられることが多かった。

【0010】

しかしながら、近年の電子デバイスや光デバイス的高速動作化によって、電子デバイスと光デバイスとを同一の基板上に集積することや、電子デバイスチップと光デバイスチップ間の配線によってそれぞれのデバイス特性に影響を与えないようなチップ上の電極配線および電極パッドの構成、さらに電極配線と電極パッドのそれぞれの特性インピーダンス制御に対する要求が高まってきた。

【0011】

図11は、従来の半導体光デバイス上の電極パッドの概略構造図である。同図には、導電性の半導体基板上に作製された従来の半導体光デバイス及びこれに具備された電極パッドを示してある。

【0012】

同図に示すように、第1の導電性を有する半導体基板101上には、第1の導電性を有する半導体クラッド層102と、光デバイスの活性層、光吸収層又は光導波路コア層103と、第2の導電性を有する半導体クラッド層及び半導体コンタクト層104とが積層されてなるメサストライプ型の光導波路が形成されている。

【0013】

半導体基板101の下面には電極パッド112が形成され、半導体クラッド層102側からの光導波路との電氣的接続がなされている。一方、第2の導電性を有する半導体クラッド層及び半導体コンタクト層104側からの光導波路との電氣的接続は、半導体基板101に対向して設けられる電極パッド110と、電極パッド110と層104との間の配線メタル111a、111bとにより行われる。

【0014】

電極パッド110（及び配線メタル111b）は、導電性の半導体基板101との短絡を防止するため、厚さ t_0 の低誘電率の絶縁性材料膜108を介して半導体基板101上に配置される。ここで、半導体基板101に対向する電極パッド110の特性インピーダンス制御を行う場合、低誘電率の絶縁性材料膜108の厚さ t_0 が重要なパラメータとなる。

【0015】

しかしながら、電子デバイスや光デバイスにおいては、基板の凹凸を抑える設計が一般に行われてきた。これは、凹凸の大きな基板に対しては、高い精度でフォトリソグラフィを行うことができなかったり、ドライエッチングにおいて高いメサを作ることが困難であったり、段差の高いメサへの電極プロセスが困難であったりするため、作製プロセスの容易性を確保するという理由に基づく。このため、比較的凹凸の大きな光デバイスであっても導電性の半導体基板と電極パッドとのギャップ t_0 は、大きくても光導波路のメサの高さ程度しかなかった（例えば、 $t_0=5\mu\text{m}$ 未満）。

【0016】

このように、導電性の半導体基板と電極パッドとのギャップが小さいため、半導体基板に対向する電極パッド部分に生じる容量が大きくなり、電極パッド部分の特性インピーダンス制御が困難となるという問題があった。また、一般に好適とされる特性インピーダンス 50Ω の電極パッドを設計した場合、電極パッドの幅は大きくても $10\mu\text{m}$ 程度となり、金線等による外部の配線基板等とのボンディングが実用上できないという問題があった。

【0017】

本発明は上記状況に鑑みてなされたものであり、電極パッド部分の容量を小さくすると共に、実用的な電極パッドのサイズに対して特性インピーダンスの制御を可能とした半導体基板上の電極パッドを提供することを目的とする。

【課題を解決するための手段】

【0018】

上記課題を解決する本発明に係る導電性半導体基板上の電極パッドは、

導電性半導体基板上に絶縁性材料膜を介して配置された電極パッドとしての、
当該電極パッドのサイズは、外部との電氣的な接続部位と略同じサイズ以上であり、
前記電極パッドの特性インピーダンスと前記電極パッドに接続する外部機器の特性イン
ピーダンスとが整合するように、前記絶縁性材料膜の厚さが調整されていることを特徴と
する導電性半導体基板上の電極パッドである。

【0019】

電極パッドと導電性半導体基板との間に低誘電率の絶縁性材料膜を介在させて、電極パ
ッドと半導体基板とを大きく離間させることにより、従来よりも電極パッドの容量を低減
することができ、該電極パッドに接続する外部機器の特性インピーダンスと整合すること
が可能となる。

【0020】

なお、電極パッドの「サイズ」とは、例えば平面四角の電極パッドであれば一辺の大き
さを意味し、例えば平面円形の電極パッドであれば直径の大きさを意味する。このほか、
さまざまな形状の電極パッドがあるが、「サイズ」とは一般的に電極パッドの外形寸法を
意味する。また、外部との電氣的な接続部位とは、ボンディングのための金属線や金属、
リボンであり、またフリップチップボンディングの際の半田パンパ等である。

【0021】

また、上記導電性半導体基板上の電極パッドにおいて、
前記電極パッドの下方における前記導電性半導体基板に溝部が形成されており、
当該溝部にも絶縁性材料が埋め込まれることにより、前記絶縁性材料膜の厚さが調整さ
れ、前記絶縁性材料膜の表面が略平坦であることを特徴とする導電性半導体基板上の電極
パッドである。

【0022】

導電性半導体基板に溝を形成し、その溝に絶縁性材料を埋めこむことにより、電極パ
ッドの直下の絶縁性材料を厚くしても、電極パッドが配置される表面を平坦化することがで
きる。

【0023】

また、上記導電性半導体基板上の電極パッドにおいて、
前記溝部の側壁面は、当該溝部の底面となす角が直角より大きくなるように傾斜してい
ることを特徴とする導電性半導体基板上の電極パッドである。

【0024】

この場合、溝部の側壁面は底面に対して垂直ではないため、導電性半導体基板の表面か
ら溝部の底面に向かって、溝部の深さが徐々に深くなるように形成されている。

【0025】

また、上記導電性半導体基板上の電極パッドにおいて、
前記電極パッドは、前記溝部の底面の上方に位置し、
前記電極パッドには、前記絶縁性材料膜の表面に沿って配置される金属配線が接続され
、当該金属配線における前記傾斜する側壁面の上方に位置する部分は、当該金属配線の
下方の前記半導体基板までの深さが大きいほど幅が大きくなる、平面テーパ形状であるこ
とを特徴とする導電性半導体基板上の電極パッドである。

【0026】

また、上記導電性半導体基板上の電極パッドにおいて、
前記導電性半導体基板と前記絶縁性材料膜との接触面は略平坦であり、前記絶縁性材料
膜は表面に突出部を有しており、当該突出部の上に前記電極パッドが配置されることによ
り、前記絶縁性材料膜の厚さが調整されていることを特徴とする導電性半導体基板上の電
極パッドである。

【0027】

また、上記導電性半導体基板上の電極パッドにおいて、
前記突出部の側壁面は傾斜していることを特徴とする導電性半導体基板上の電極パッド
である。

【0020】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッドは、前記突出部の上平面に位置し、

前記電極パッドには、前記絶縁性材料膜の表面に沿って配置される金属配線が接続されており、当該金属配線における前記傾斜する側壁面に配置される部分は、当該金属配線の下方の前記半導体基板までの厚さが大きいほど幅が大きくなる、平面テーパ形状であることを特徴とする導電性半導体基板上の電極パッドである。

【0029】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッドのサイズは $30\text{ }\mu\text{m}$ 以上であることを特徴とする導電性半導体基板上の電極パッドである。

【0030】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッドの直下における絶縁性材料膜の厚さは、 $10\text{ }\mu\text{m}$ 以上であることを特徴とする導電性半導体基板上の電極パッドである。

【0031】

前記電極パッドの直下における絶縁性材料膜の厚さとしては、 $10\text{ }\mu\text{m}$ 以上であればよく、好ましくは $17\text{ }\mu\text{m}$ から $29\text{ }\mu\text{m}$ であり、更に好ましくは $20\text{ }\mu\text{m}$ から $26\text{ }\mu\text{m}$ である。すなわち、従来の $5\text{ }\mu\text{m}$ 程度の厚さと比較して、 $10\text{ }\mu\text{m}$ 以上とすることにより本発明の効果を得ることができ、 $17\text{ }\mu\text{m}$ から $29\text{ }\mu\text{m}$ とすることにより特性インピーダンスをより最適なものとすることができ、 $20\text{ }\mu\text{m}$ から $26\text{ }\mu\text{m}$ とすることにより特性インピーダンス及び電気信号強度を更に最適なものとすることができる。

【0032】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッドの特性インピーダンスは $40\text{ }\Omega$ 以上であることを特徴とする導電性半導体基板上の電極パッドである。

【0033】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッドの特性インピーダンスは $50\text{ }\Omega$ であることを特徴とする導電性半導体基板上の電極パッドである。

【0034】

また、上記導電性半導体基板上の電極パッドにおいて、

前記電極パッド及び前記金属配線の特性インピーダンスが $50\text{ }\Omega$ になるように、前記金属配線におけるテーパ形状の部分のテーパ幅の変化率及び／又は前記傾斜する側壁面の傾斜角が調整されていることを特徴とする導電性半導体基板上の電極パッドである。

【発明の効果】

【0035】

本発明によれば、導電性の半導体基板上に作製された電極パッド部分の容量を小さくすることができ、実用的な電極パッドサイズに対して特性インピーダンスの制御が可能となる。

【0036】

例えば一般的な電子デバイスの特性インピーダンスである $50\text{ }\Omega$ をもった電極パッドを構成する場合、従来の構造では電極パッドと導電性の半導体基板との間隔が大きくても $5\text{ }\mu\text{m}$ 程度であるため電極パッドの幅を約 $10\text{ }\mu\text{m}$ にしなければならないのに対し、本発明のように、電極パッドと半導体基板との間隔を大きくする（例えば、約 $20\text{ }\mu\text{m}$ ）ことで、電極パッドの幅を大きくする（例えば、約 $50\text{ }\mu\text{m}$ ）ことができる。なお、この例では低誘電率の絶縁性材料膜の誘電率を一般的なポリイミドの値（3.5）として推算した。誘電率が約2まで低い絶縁性材料膜を用いたとしても、従来の構造では大きくても $15\text{ }\mu\text{m}$ 程度の電極パッド幅にしかない。

【0037】

この場合、同様な電極大抵に広く用いられているシリコン基板の並列配線や、 $2\sim 3\mu\text{m}$ 径の金線配線が可能となる。更には、光デバイス本来の特性を引き出すことができ、特に高速電気信号に対する応答動作の飛躍的な向上が期待できる。

【発明を実施するための最良の形態】

【0038】

<第1、第2の実施形態に係る電極パッド>

図1は、第1の実施形態に係る半導体光デバイス上の電極パッドの概略構造図である。図2は、第2の実施形態に係る半導体光デバイス上の電極パッドの概略構造図である。なお、これらの図には、導電性の半導体基板上に作製した光デバイスに電極パッドを構成した例を示しているが、光デバイスの代わりに、電子デバイス、また、電子デバイスと光デバイスとの集積デバイスを適用してもよい。

【0039】

図1に示すように、第1の実施形態に係る半導体光デバイス上の電極パッドは、第1の導電性を有する半導体基板である $n-I n P$ 基板1上に、第1の導電性を有する半導体クラッド層である $n-I n P$ クラッド層2と、光デバイスの活性層、光吸収層又は光導波路コア層に相当する i 層3と、第2の導電性を有する半導体クラッド層及び半導体コンタクト層である $p-I n P$ クラッド層及び p 型コンタクト層4とが積層されてなるメサストライプ型の光導波路($p i n$ 構造：高さ t_0)が形成されている。

【0040】

$n-I n P$ 基板1の下面には電極パッド12が形成され、 $n-I n P$ クラッド層2側からの光導波路との電氣的接続がなされている。一方、 $p-I n P$ クラッド層及び p 型コンタクト層4側からの光導波路との電氣的接続は、 $n-I n P$ 基板1に対向して設けられる電極パッド10と、電極パッド10と層4との間の配線メタル11a, 11b, 11cとにより行われる。

【0041】

電極パッド10（及び配線メタル11b, 11c）は、 $n-I n P$ 基板1との短絡を防止するため、低誘電率の絶縁性材料膜8を介して $n-I n P$ 基板1上に配置される。

【0042】

低誘電率の絶縁性材料膜8は、例えばポリイミド材料、BCB材料等により形成され、 $n-I n P$ 基板1に対向する電極パッド10部分に生じる容量を低減すると共に電極パッド10部分の特性インピーダンス制御を可能としている。

【0043】

すなわち、低誘電率の絶縁性材料膜8を、電極パッド10の下方部分においてメサ状に形成（突出部であるメサ状堆積部8c：厚さ t_1 ）し、電極パッド10が $n-I n P$ 基板1と所定の間隔 t_1 を有して配置されるようにしてある。

【0044】

電極パッド10は他の素子や配線と電気接続され、配線メタル11a, 11b, 11cを介して光導波路に電気信号が供給される。なお、配線メタル11aは、層4の直上に設けられた配線であり、配線メタル11b, 11cは、配線メタル11aと電極パッド10とを接続する配線であり、配線メタル11cは、メサ状堆積部8cの傾斜面に設けられた配線である。

【0045】

図2に示すように、第2の実施形態に係る半導体光デバイス上の電極パッドは、第1の導電性を有する半導体基板である $n-I n P$ 基板21上に、第1の導電性を有する半導体クラッド層である $n-I n P$ クラッド層22と、光デバイスの活性層、光吸収層又は光導波路コア層に相当する i 層23と、第2の導電性を有する半導体クラッド層及び半導体コンタクト層である $p-I n P$ クラッド層及び p 型コンタクト層24とが積層されてなるメサストライプ型の光導波路($p i n$ 構造：高さ t_0)が形成されている。

【0046】

$n-I n P$ 基板21の下面には電極パッド32が形成され、 $n-I n P$ クラッド層22側からの光導波路との電氣的接続がなされている。一方、 $p-I n P$ クラッド層及び p 型

コンパンド層と4間がつのり等成配との電気的接続は、 $n-I n P$ 基板21に対向して設けられる電極パッド30と、電極パッド30と層24との間の配線メタル31a, 31b, 31cとにより行われる。

【0047】

電極パッド30（及び配線メタル31b, 31c）は、 $n-I n P$ 基板21との短絡を防止するため、低誘電率の絶縁性材料膜28を介して $n-I n P$ 基板21上に配置される。

【0048】

低誘電率の絶縁性材料膜28は、例えばポリイミド材料、BCB材料等により形成され、 $n-I n P$ 基板21に対向する電極パッド30部分に生じる容量を低減すると共に電極パッド30部分の特性インピーダンス制御を可能としている。

【0049】

すなわち、電極パッド30の下方において、 $n-I n P$ 基板21に溝部28cを形成するとともに、当該溝部28cを埋め込むように低誘電率の絶縁性材料膜28を堆積（厚さ t_2 ）しており、電極パッド30は $n-I n P$ 基板21と所定の間隔 t_2 を有して配置されている。溝部28cは、底面と傾斜した側壁面とから構成され、溝部28cの底面の上方に電極パッド30が位置している。

【0050】

電極パッド30は他の素子や配線と電気接続され、配線メタル31a, 31b, 31cを介して光導波路に電気信号が供給される。なお、配線メタル31aは、層24の直上に設けられた配線であり、配線メタル31b, 31cは、配線メタル31aと電極パッド30とを接続する配線である。

【0051】

配線メタル31cは、溝部28cを構成する傾斜側壁面の直上に配置され、当該傾斜側壁面に対応して、 $n-I n P$ 基板21との距離が小さくなるにつれて（すなわち、配線メタル31cと $n-I n P$ 基板21との間に介在する絶縁性材料膜28の厚さが小さくなるにつれて）幅が小さくなるテーパ形状である。この結果、電極パッド30から配線メタル31bまでの特性インピーダンスがスムーズにつながり、ほぼ一定の特性インピーダンスとなっている。

【0052】

上述する第1、第2の実施形態における電極パッド10, 30は、特性インピーダンスが 50Ω となるように構成している。これらの実施形態では、他の電子デバイスが一般的に有する特性インピーダンスである 50Ω としたが、他の値でも良い。これらの実施形態では寄生容量を小さく抑えているため、 40Ω 以上のハイインピーダンスに容易に調整することができる。

【0053】

上述する第1、第2の実施形態では、導電性を有する半導体基板に対向して設けられる電極パッド10, 30として、光デバイス（光導波路）の片側にのみ配置した構成を示したが、光デバイスの両側に配置した構成でもよい。また、導電性を有する半導体基板に接続して設けられる電極パッド32として、半導体基板の下面のみに配置した構成を示したが、半導体基板の上面に配置したり、下面と上面とに配置した構成でもよい。

【0054】

上述する第1、第2の実施形態では、導電性の半導体基板1, 21として、 n 型の半導体基板を利用した例を示したが、 p 型の半導体基板を利用してもよい。また、低誘電率の絶縁性材料膜8, 28として、一種類の材料によって構成した例を示したが、複数種類の低誘電率絶縁性材料を組み合わせてもよい。

【0055】

<実施形態に係る電極パッドの電気特性>

電極パッドには、外部測定装置や外部回路等との電気的な接続をする役割がある。電気的な接続には金線等が用いられ、金線等が電極パッドに接続される。ここで、高周波電気信号を供給、伝搬させる場合には、一般的に低インダクタンスの金線等を用いることが要

小であるため、金線寸の幅が広い方が好ましく、例えば $30\mu\text{m}$ 以上の寸法が用いられることが多い。したがって、金線の幅に対応して、電極パッドにも同程度の幅が要求される。

【0056】

また、電極パッドの特性インピーダンスを制御し、外部測定装置もしくは外部回路の特性インピーダンスと整合させることは、外部から高周波電気信号を効率的に供給、伝搬するために重要である。外部測定装置等の特性インピーダンスは 40Ω 以上、特に 50Ω のものが一般的であり、この場合には、電極パッドを含めた電子デバイスもしくは光デバイス全体の特性インピーダンスを 50Ω にすることが望ましい。すなわち、前記金リボンが接続される程度の幅を有した電極パッドの特性インピーダンスを 50Ω にすることが重要となる。

【0057】

図3は、実施形態に係る電極パッドにおける透過電気信号強度及び特性インピーダンスと絶縁性材料膜の厚さとの関係図である。同図には、周波数 50GHz において特性インピーダンス 50Ω の線路から電気信号を供給し、 $50\mu\text{m}$ の幅を有した電極パッドを経由して、電気デバイスもしくは光デバイス側に透過してくる電気信号強度 S_{21} を、電極パッド直下の絶縁性材料膜の厚さ（第1の実施形態では t_1 、第2の実施形態では t_2 ）に対してシミュレートした結果である。また、電極パッド直下の絶縁性材料膜の厚さに対する電極パッド部分の特性インピーダンス Z_0 も併せて示してある。

【0058】

同図から、電極パッド直下の絶縁性材料膜の厚さが薄いときには電気信号の透過特性が悪く、このときの特性インピーダンスは 50Ω より低いことが分かる。また、絶縁性材料膜の厚さが厚くなるにしたがって電気信号の透過特性が改善し、 $20\mu\text{m}$ から $26\mu\text{m}$ の範囲で透過特性が最大となることが分かる。この透過特性が最大となる範囲での特性インピーダンスはほぼ 50Ω （ $47\sim 56\Omega$ ）であり、供給側の特性インピーダンスと同程度になっていることが分かる。更に、絶縁性材料膜の厚さを $26\mu\text{m}$ より厚くしていくと、透過特性は劣化し、このときの特性インピーダンスがハイインピーダンス側にずれていくことが分かる。

【0059】

同図に示すシミュレーション結果は、電極パッド幅を $50\mu\text{m}$ と仮定した場合の結果であるが、現実的な電極パッド幅（金線幅 $15\mu\text{m}$ 以上のものとの接続を想定している。）に対しても同様に絶縁性材料膜にある程度の厚さが要求されることを示すものである。

【0060】

すなわち、同図に示すシミュレーション結果は、所望の電極パッド幅と所望の特性インピーダンスに対して、絶縁性材料膜の最適な厚さがあるということを意味する。この最適な厚さは、従来の厚さ（上述する、光導波路の高さ t_0 とほぼ同じ）よりも一般的に厚い。同図の結果より、電極パッド直下の絶縁性材料膜の厚さ t_1 、 t_2 として、 $10\mu\text{m}$ 以上であればよく、好ましくは $17\sim 29\mu\text{m}$ であり、より好ましくは $20\sim 26\mu\text{m}$ である。

【0061】

電極パッドの幅は、實際上、外部との接続部位の幅よりも大きいことが望ましく、好ましくは $30\mu\text{m}$ 以上、より好ましくは $50\mu\text{m}$ 以上である。なお、電極パッドの幅が大きすぎると隣接する電極パッドとの干渉や、デバイスのスケール増加を引き起こすため、電極パッドの幅の上限値は、これらの条件により制限される。外部との接続部位とは、ボンディングのための金属線や金属リボンであり、また、フリップチップボンディングの際の半田バンプ等である。

【0062】

＜第1の実施形態に係る電極パッドの作製方法＞

次に、第1の実施形態に係る電極パッドの作製方法について説明する。図4、5、6は、第1の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【0063】

まず、第1の導電性を有する半導体基板である $n-I n P$ 基板1上に、第1の導電性を有する半導体クラッド層である $n-I n P$ クラッド層2と、光デバイスの活性層、光吸収層又は光導波路コア層である i 層3と、第2の導電性を有する半導体クラッド層及び半導体コンタクト層である $p-I n P$ クラッド層及び p 型コンタクト層4とを順次、成長させた(図4、工程1)。

【0064】

工程1において光デバイスの各半導体層が積層されたウエハ表面に、例えばスパッタ装置により $S i O_2$ 膜5を成膜した後、レジスト6を形成した(図4、工程2)。次に、フォトリソグラフィとドライエッチング法を用いて $S i O_2$ マスク5'を形成した(図4、工程3)。

【0065】

工程3で形成した $S i O_2$ マスク5'を用いて、ドライエッチング法によりメサストライプ型の光導波路を形成した(図4、工程4)。一般的に、シングルモード半導体レーザのメサストライプの幅は大きくても $2 \mu m$ であり、メサストライプの高さは $5 \mu m$ 以下であることが多い。

【0066】

メサストライプ型の光導波路を形成した後、 $H F$ 等によるウエットエッチングにより $S i O_2$ マスク5'を除去し、ウエハ全面に $S i O_2$ 膜を成膜し、半導体基板表面の保護膜7とした(図5、工程5)。

【0067】

次に、メサストライプ型の光導波路の近傍に、低誘電率の絶縁性材料により、メサ状(断面形状が台形)の第1堆積部8aを形成した(図5、工程6)。第1堆積部8aを形成する箇所は、後述する電極パッド10の形成位置の下方である。後の工程(図6、工程10)において、メサストライプ型の光導波路におけるメサ上部のコンタクトプロセスを実施しやすいように、第1堆積部8aと光導波路との間隔を十分取った。

【0068】

第1堆積部8aの形成方法としては、例えば、ポリイミド材料や $B C B$ 等の低誘電率の絶縁性材料を保護膜7上に塗布した後、レジストマスク等をフォトリソグラフィで作製し、後述する電極パッド10直下に相当する部分以外をエッチング除去して形成することができる。他の方法としては、感光性のポリイミド材料等を用いてフォトリソグラフィによって形成してもよい。

【0069】

次に保護膜7及び第1堆積部8aの上に、低誘電率の絶縁性材料により第2堆積部8bを形成した(図5、工程7)。この結果、形成された低誘電率の絶縁性材料膜8は、メサストライプ型の光導波路の近傍に厚さ t_1 のメサ状堆積部8cを有する膜となる。電極パッド部分とメサストライプ型の光導波路間の配線部分である配線メタル11bの直下の絶縁性材料膜については、作製の容易性から厚い膜とはせずに、光導波路と同程度の厚さ t_0 とした。

【0070】

次に、メサストライプ型の光導波路におけるメサ直上の保護膜7をエッチング除去した(図5、工程8)。更に、除去した保護膜7の部分において、層4と接続するオーミック電極9を形成した(図6、工程9)。

【0071】

次に、低誘電率の絶縁性材料膜8におけるメサ状堆積部8cの上に電極パッド10を、光導波路のオーミック電極9の上に配線メタル11aを、電極パッド10と配線メタル11aとの間を接続する配線メタル11b、11cを形成した。更に、 $n-I n P$ 基板1を $100 \mu m$ 程度に研磨した後、研磨面に裏面オーミック電極および電極パッド12を形成した(図6、工程10)。

【 0 0 7 2 】

第 1 の実施形態では、電極パッド 1 0 にワイヤボンディングできるように電極パッドの幅を $50\ \mu\text{m}$ とし、電極パッド 1 0 部分における特性インピーダンスが $50\ \Omega$ 程度になるよう電極パッド 1 0 直下の低誘電率の絶縁性材料膜の厚さ t_1 を約 $20\ \mu\text{m}$ とした。また、配線メタル 1 1 b の特性インピーダンスについても $50\ \Omega$ 程度になるよう配線線路幅を調整した。

【 0 0 7 3 】

最後に、ウエハに形成した複数の光デバイス素子を劈開によって切り出し、劈開面を無反射コーティングして光デバイス素子を完成させた。なお、図 6 に光デバイス素子の平面図を示す。

【 0 0 7 4 】

＜第 2 の実施形態に係る電極パッドの作製方法＞

次に、第 2 の実施形態に係る電極パッドの作製方法について説明する。図 7、8、9 は、第 2 の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【 0 0 7 5 】

まず、第 1 の導電性を有する半導体基板である $n\text{-InP}$ 基板 2 1 上に、第 1 の導電性を有する半導体クラッド層である $n\text{-InP}$ クラッド層 2 2 と、光デバイスの活性層、光吸収層又は光導波路コア層である i 層 2 3 と、第 2 の導電性を有する半導体クラッド層及び半導体コンタクト層である $p\text{-InP}$ クラッド層及び p 型コンタクト層 2 4 とを順次、成長させた（図 7、工程 1）。

【 0 0 7 6 】

工程 1 において光デバイスの各半導体層が積層されたウエハ表面に、例えばスパッタ装置により SiO_2 膜 2 5 を成膜した後、レジスト 2 6 を形成した（図 7、工程 2）。次に、フォトリソグラフィとドライエッチング法を用いて SiO_2 マスク 2 5 ' を形成した（図 7、工程 3）。

【 0 0 7 7 】

工程 3 で形成した SiO_2 マスク 2 5 ' を用いて、ドライエッチング法によりメサストライプ型の光導波路を形成した（図 7、工程 4）。一般的に、シングルモード半導体レーザのメサストライプの幅は大きくても $2\ \mu\text{m}$ であり、メサストライプの高さは $5\ \mu\text{m}$ 以下であることが多い。

【 0 0 7 8 】

メサストライプ型の光導波路を形成した後、HF 等によるウエットエッチングにより SiO_2 マスク 2 5 ' を除去し、ウエハ全面に SiO_2 膜を成膜し、半導体基板表面の保護膜 2 7 とした（図 8、工程 5）。

【 0 0 7 9 】

次に、メサストライプ型の光導波路の近傍における保護膜 2 7 の一部を除去すると共に、除去しない保護膜 2 7 をマスクとして HCl 系のウエットエッチングを行い、 $n\text{-InP}$ 基板 2 1 に溝部 2 8 c を形成する（図 8、工程 6）。

【 0 0 8 0 】

溝部 2 8 c を形成する箇所は、後述する電極パッド 3 0 の形成位置の下方である。後の工程（図 9、工程 1 0）において、メサストライプ型の光導波路におけるメサ上部のコンタクトプロセスを実施しやすいように、溝部 2 8 c と光導波路との間隔を十分取った。

【 0 0 8 1 】

溝部 2 8 c の形状は、 $n\text{-InP}$ 基板 2 1 の表面から溝部 2 8 c の底面までの側壁面が傾斜する形状とした。この結果、後述する低誘電率の絶縁性材料の塗布工程（図 8、工程 7）が容易になる。なお、溝部 2 8 c の側壁面は垂直に形成してもよい。

【 0 0 8 2 】

溝部 2 8 c の形成方法としては、Br 系のウエットエッチング等でもよく、また、ドライエッチング等を用いてもよい。溝部 2 8 c の側壁面を傾斜面とするためには、例えばミ

ソリッドエッチングを用いればよい。

【0083】

次に、低誘電率の絶縁性材料である感光性ポリイミドを用いたフォトリソグラフィにより、溝部28cを埋め戻して、溝部28c内に第1堆積部28aを形成した(図8、工程7)。この結果、 $n-I n P$ 基板21の表面が平坦化され、以降の工程を従来の光デバイス作製工程と同様に進めることができる。

【0084】

次に保護膜27及び第1堆積部28aの上に、低誘電率の絶縁性材料である例えば感光性ポリイミドを用いたフォトリソグラフィにより第2堆積部28bを形成した(図8、工程8)。この結果、形成された低誘電率の絶縁性材料膜28は、メサストライプ型の光導波路の近傍に厚さ t_2 の低誘電率の絶縁性材料部分を有する膜となる。

【0085】

電極パッド部分とメサストライプ型の光導波路間の配線部分である配線メタル31bの直下の絶縁性材料膜については、作製の容易性から $n-I n P$ 基板21に溝を形成して厚い膜とはせずに、光導波路と同程度の厚さ t_0 とした。これは、他に、メサストライプ型の光導波路におけるメサ上部のコンタクトプロセスを実施しやすいようにするという目的も有する。

【0086】

なお、溝部28cに絶縁性材料を埋め込む工程(7)や、メサストライプ型の光導波路周辺を絶縁性材料で埋め込む工程(8)では、非感光性のポリイミド材料やBCB材料等を塗布し、その後フォトリソグラフィ法によるレジストマスクと O_2 系のドライエッチングを用いて、必要な領域以外の絶縁性材料を除去する方法を用いてもよい。

【0087】

次に、メサストライプ型の光導波路におけるメサ直上の保護膜27をエッチング除去し、除去した保護膜27の部分において、層24と接続するオーミック電極29を形成した(図9、工程9)。

【0088】

次に、低誘電率の絶縁性材料膜28における溝部28cの上方に電極パッド30を、光導波路のオーミック電極29の上に配線メタル31aを、電極パッド30と配線メタル31aとの間を接続する配線メタル31b、31cを形成した。更に、 $n-I n P$ 基板21を $100\mu m$ 程度に研磨した後、研磨面に裏面オーミック電極および電極パッド32を形成した(図9、工程10)。

【0089】

第2の実施形態では、電極パッド30にワイヤボンディングできるように電極パッドの幅を $50\mu m$ とし、電極パッド30部分における特性インピーダンスが 50Ω 程度になるよう電極パッド30直下の低誘電率の絶縁性材料膜の厚さ t_2 を約 $20\mu m$ とした。また、配線メタル31bの特性インピーダンスについても 50Ω 程度になるよう配線線路幅を調整した。

【0090】

配線メタル31cは、溝部28cを構成する傾斜側壁面の直上に配置され、当該傾斜側壁面に対応して、 $n-I n P$ 基板21との距離が小さくなるにつれて(すなわち、配線メタル31cと $n-I n P$ 基板21との間に介在する絶縁性材料膜28の厚さが小さくなるにつれて)幅が小さくなるテーパ形状とした。この結果、電極パッド30から配線メタル31bまでをスムーズに所望の特性インピーダンスでつなげることが容易となる。

【0091】

最後に、ウエハに形成した複数の光デバイス素子を劈開によって切り出し、劈開面を無反射コーティングして光デバイス素子を完成させた。なお、図9に光デバイス素子の平面図を示す。

【0092】

なお、第2の実施形態に係る作製方法では、 $n-I n P$ 基板21上にメサストライプ型

のル等形成して形成した後、溝部28cを形成したが、溝部28cをルに形成してもよい。
また、溝部28cを絶縁性材料で平坦に埋め戻すことにより、以降の電極形成工程等で実施するフォトリソグラフィ等のプロセスを容易に進めることができる作製方法としたが、埋め戻す際に、多少の段差が残っても特性上の問題はない。

【0093】

また、第2の実施形態では、電極パッド30の直下にのみ溝部28cを形成したが、光デバイスの光導波路を形成することができれば、電極パッド30の直下以外の領域にも及んで掘込んだ形状としても良い。ただし、ある程度の面積が必要となる電極パッド部分に比べ、電極パッドと光導波路間の配線メタル31bにおいては、線路幅を狭くすることにより、直下の絶縁性材料が $10\mu\text{m}$ 以下と薄くても特性インピーダンスを 50Ω 程度にすることは容易であるため、配線メタル31bの直下の半導体基板に溝部を及ぼす必要性は少ない。

【0094】

なお、第1の実施形態においても、電極パッド10と配線メタル11bとを接続する配線メタル11cの形状をテーパ形状としてもよい。第2の実施形態と同様に、配線メタル11c直下の絶縁性材料膜の厚さが小さくなるにつれて、幅が小さくなるようなテーパ形状とすることにより、特性インピーダンスをスムーズにつなげることができる。

【0095】

また、上述する実施形態では、本発明に係る電極パッド構造を半導体光デバイスに配置した例について説明したが、電子デバイスや終端抵抗やバイアス回路のような電子デバイス部品等を集積したものに適用してもよい。

【0096】

また、電極パッド部分および配線部分の特性インピーダンスは所望の値とすることが可能で、 50Ω より大きくしても、小さくしても良い。上述する実施形態で説明した例では、他の電子デバイスで一般的な 50Ω の特性インピーダンスとしたが、例えば光導波路と同様の特性インピーダンスとして、光導波路近傍の電極の電気反射をなくするような応用が考えられる。

【0097】

また、電極パッド直下の低誘電率の絶縁性材料膜と導電性の半導体基板との間、および電極パッドと光導波路とを接続する配線メタル直下の絶縁性材料膜と半導体基板との間などに、電極パッドを設けて導電性の半導体基板に電気的な接続を行ってもよい。これにより、電極パッド（基板に対向する電極パッドではなく、基板に電気接続される電極パッド）から光導波路までの電気信号のロスを低減する効果が期待できる。

【図面の簡単な説明】

【0098】

【図1】第1の実施形態に係る半導体光デバイス上の電極パッドの概略構造図（部分透視図）である。

【図2】第2の実施形態に係る半導体光デバイス上の電極パッドの概略構造図（部分透視図）である。

【図3】実施形態に係る電極パッドにおける透過電気信号強度及び特性インピーダンスと絶縁性材料膜の厚さとの関係図である。

【図4】第1の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【図5】第1の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【図6】第1の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【図7】第2の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【図8】第2の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工

性図である。

【図 9】第 2 の実施形態に係る半導体光デバイス上の電極パッドの作製方法を示す工程図である。

【図 10】従来の電極パッドの一例の概略構造図である。

【図 11】従来の半導体光デバイス上の電極パッドの概略構造図（部分透視図）である。

【符号の説明】

【0099】

- 1 n-InP基板（第 1 の導電性を有する半導体基板）
- 2 n-InPクラッド層（第 1 の導電性を有する半導体クラッド層）
- 3 i 層（光デバイスの活性層、光吸収層又は光導波路コア層）
- 4 p-InPクラッド層及び p 型コンタクト層（第 2 の導電性を有する半導体クラッド層及び半導体コンタクト層）
- 5 SiO₂膜
- 5' SiO₂マスク
- 6 レジスト
- 7 保護膜
- 8 低誘電率の絶縁性材料膜
- 8a 第 1 堆積部
- 8b 第 2 堆積部
- 8c メサ状堆積部
- 9 オーミック電極（電極コンタクトメタル）
- 10 電極パッド
- 11a, 11b, 11c 配線メタル
- 12 半導体基板に接続された電極パッド

- 21 n-InP基板（第 1 の導電性を有する半導体基板）
- 22 n-InPクラッド層（第 1 の導電性を有する半導体クラッド層）
- 23 i 層（光デバイスの活性層、光吸収層又は光導波路コア層）
- 24 p-InPクラッド層及び p 型コンタクト層（第 2 の導電性を有する半導体クラッド層及び半導体コンタクト層）
- 25 SiO₂膜
- 25' SiO₂マスク
- 26 レジスト
- 27 保護膜
- 28 低誘電率の絶縁性材料膜
- 28a 第 1 堆積部
- 28b 第 2 堆積部
- 28c 溝部
- 29 オーミック電極（電極コンタクトメタル）
- 30 電極パッド
- 31a, 31b 配線メタル
- 31c 配線メタルのテーパ形状部
- 32 半導体基板に接続された電極パッド

- 101 第 1 の導電性を有する半導体基板
- 102 第 1 の導電性を有する半導体クラッド層
- 103 光デバイスの活性層、光吸収層又は光導波路コア層
- 104 第 2 の導電性を有する半導体クラッド層及び半導体コンタクト層
- 108 低誘電率の絶縁性材料膜

1 1 0 電極パッド

1 1 1 a, 1 1 1 b 配線メタル

1 1 2 半導体基板に接続された電極パッド

1 2 1 電子デバイス又は光デバイス用半導体基板

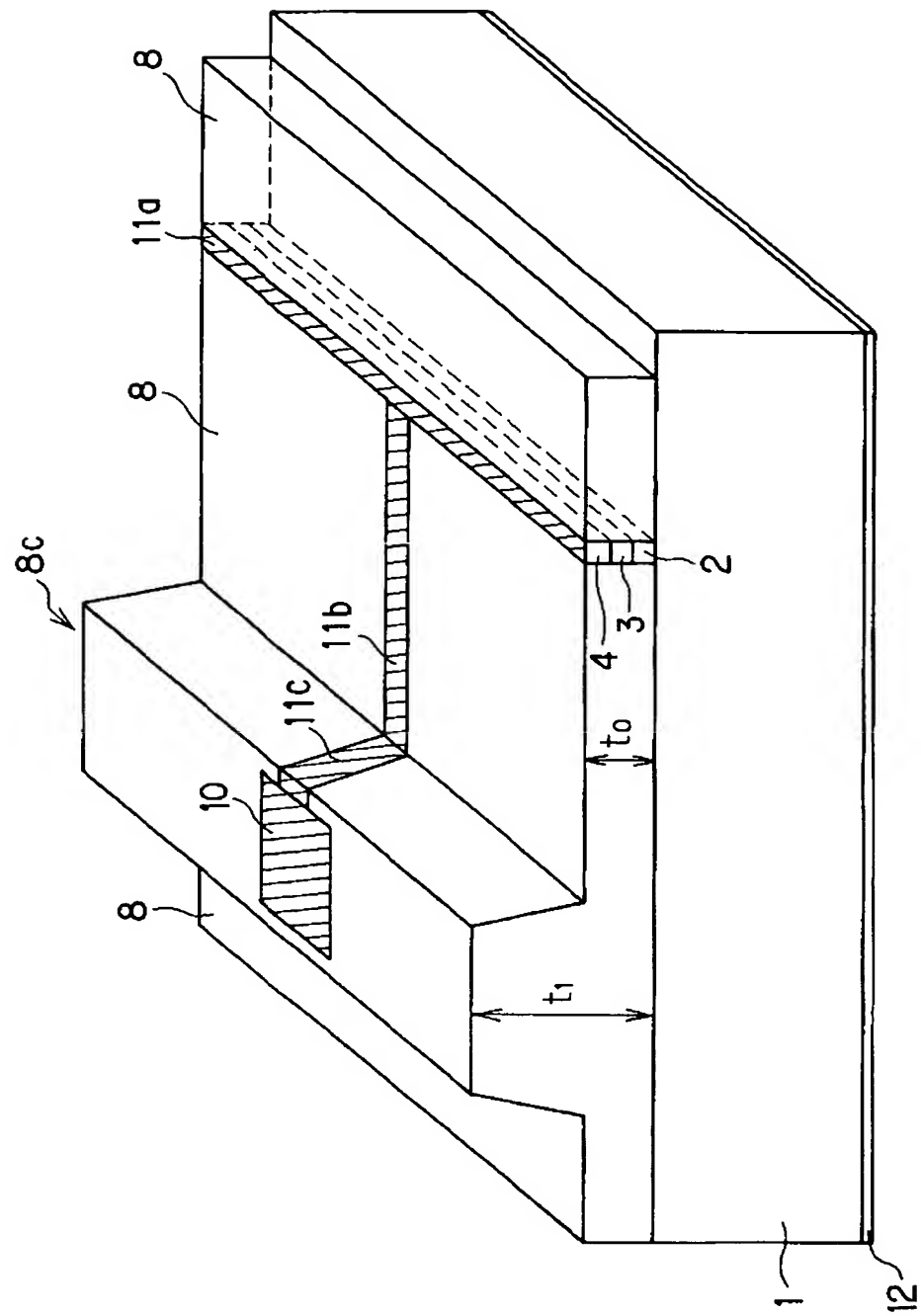
1 2 2 外部の配線基板又は電子デバイス又は光デバイス等の基板

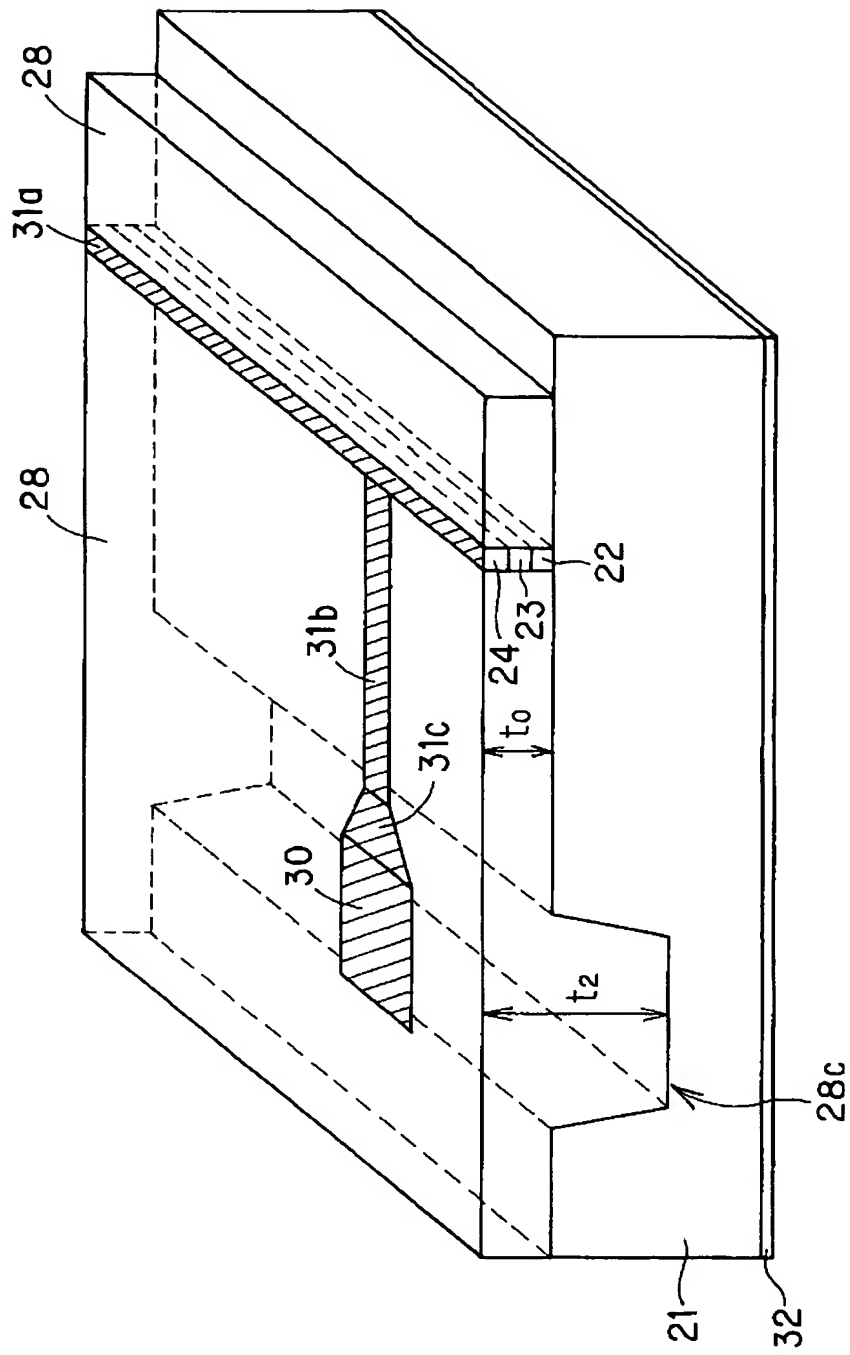
1 2 3 電極パッド

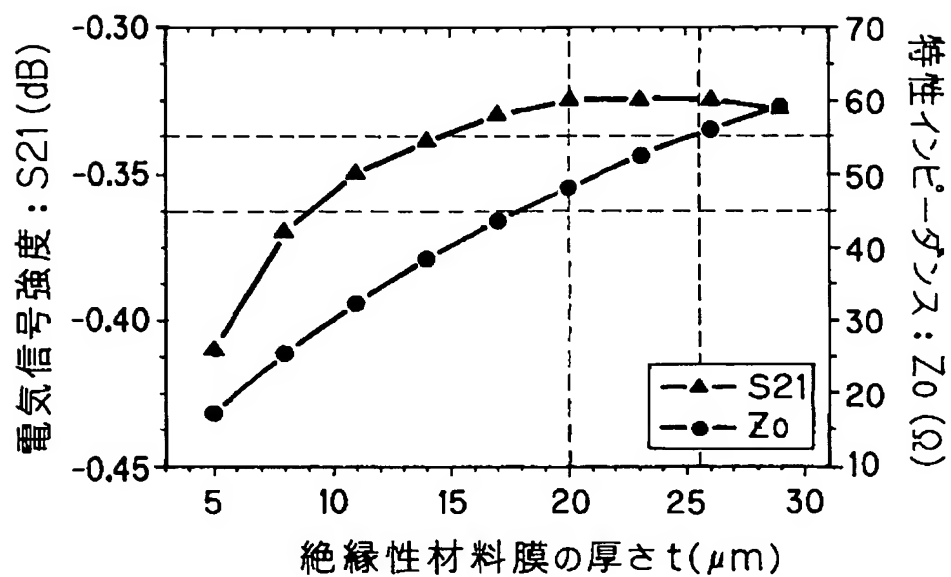
1 2 4 外部の電極パッド

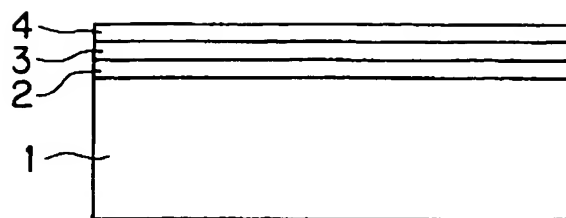
1 2 5 接続配線

1 2 6 絶縁性材料膜

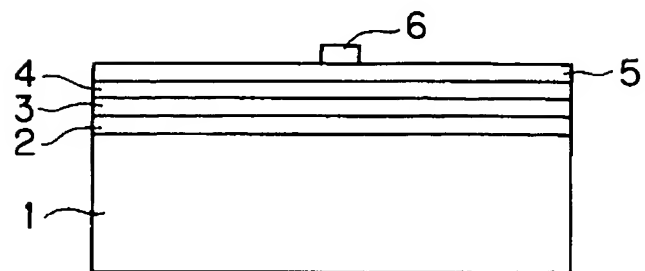




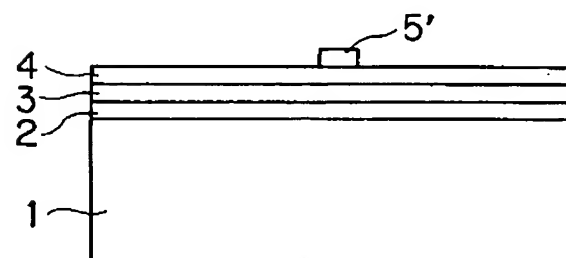




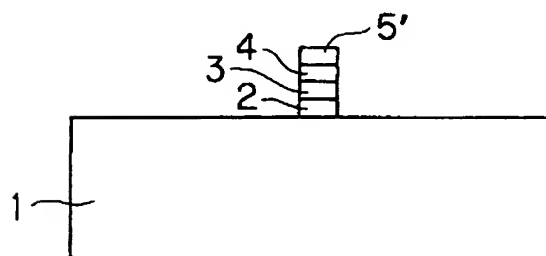
工程 (1)



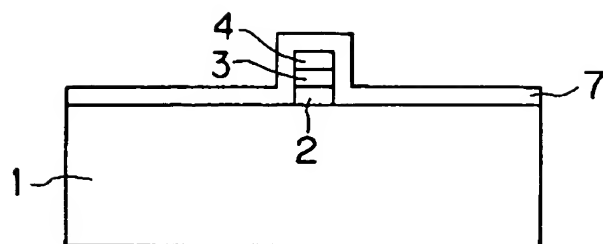
工程 (2)



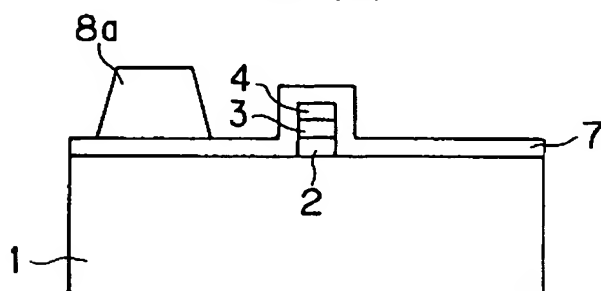
工程 (3)



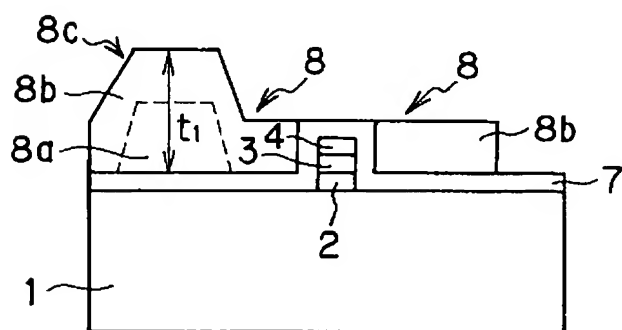
工程 (4)



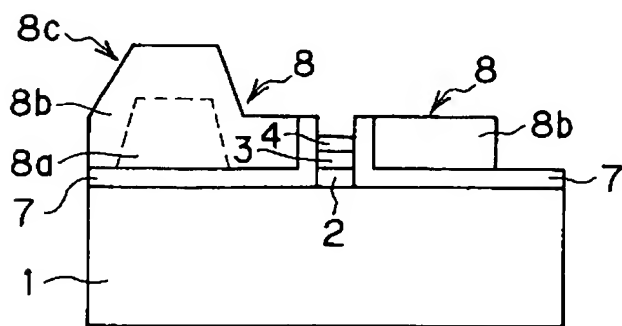
工程 (5)



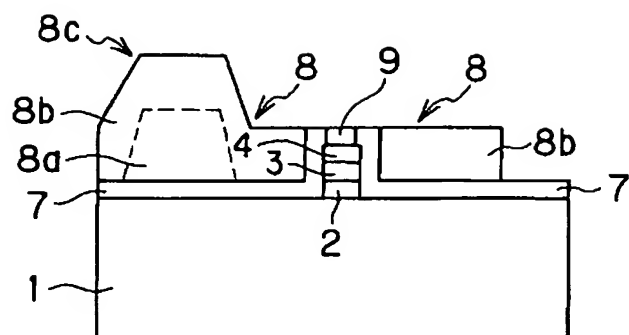
工程 (6)



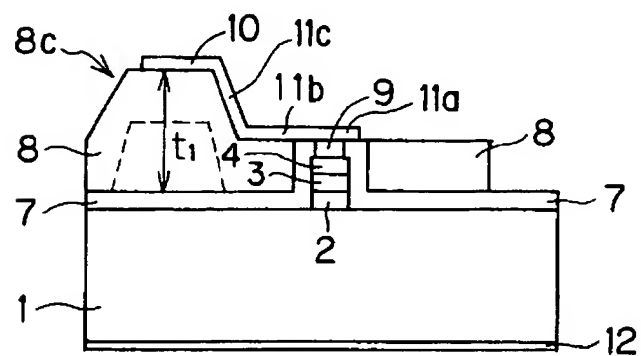
工程 (7)



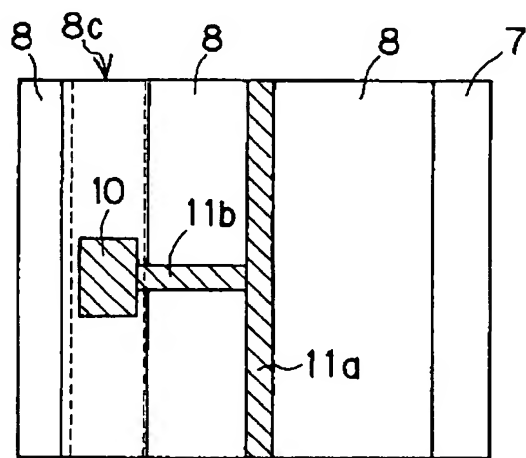
工程 (8)



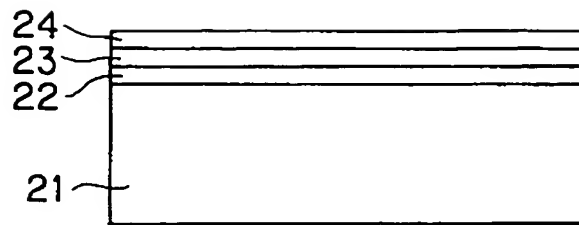
工程 (9)



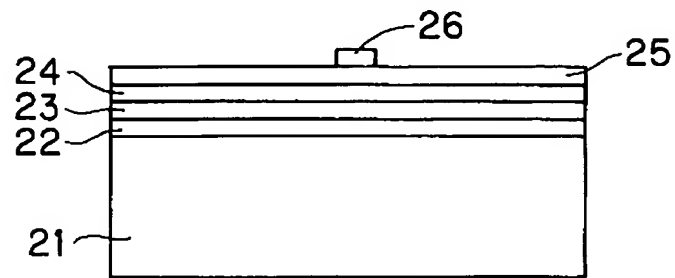
工程 (10)



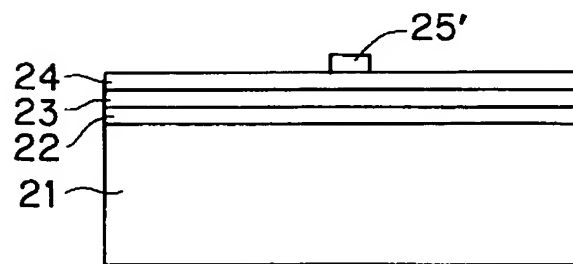
(平面図)



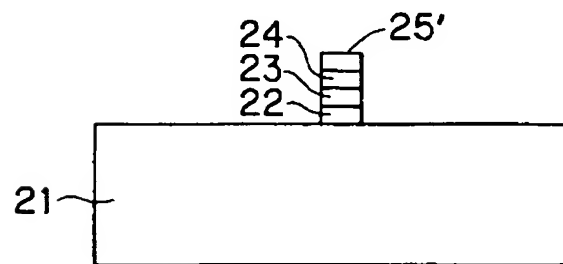
工程 (1)



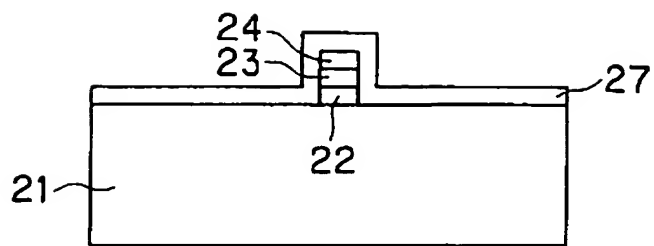
工程 (2)



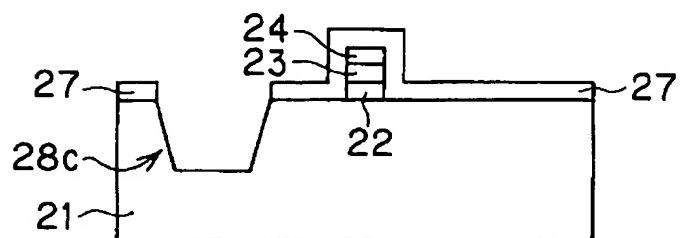
工程 (3)



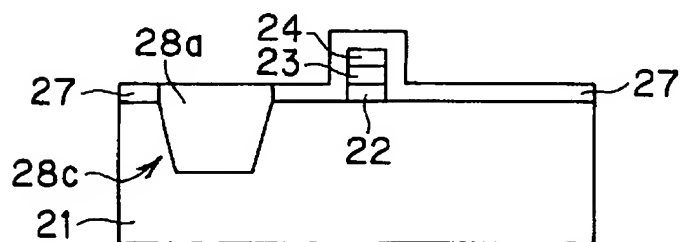
工程 (4)



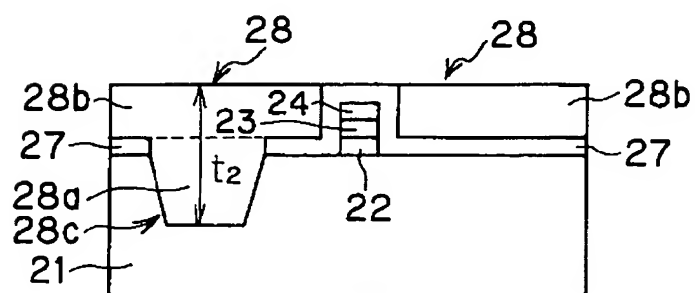
工程 (5)



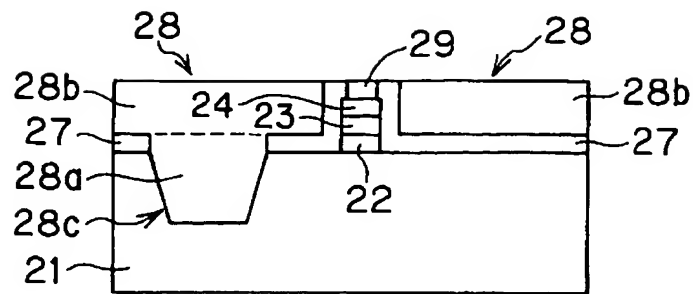
工程 (6)



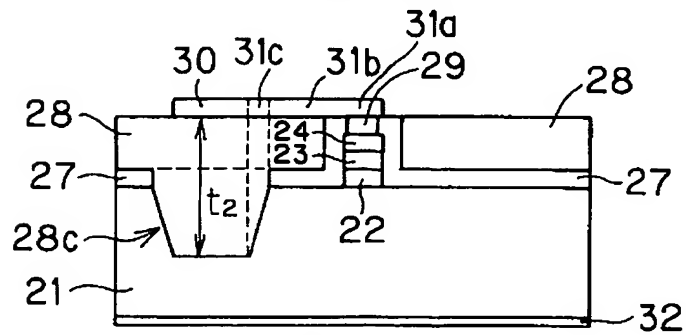
工程 (7)



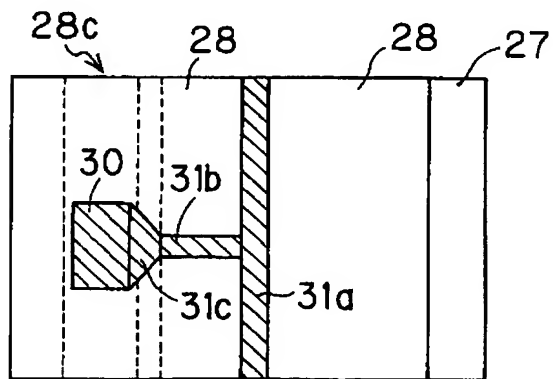
工程 (8)



工程 (9)

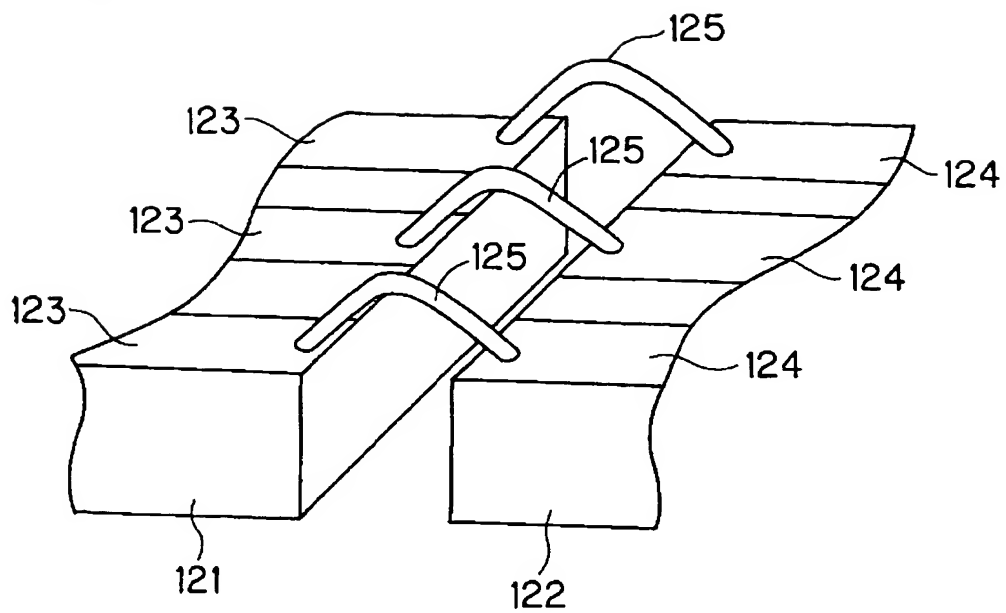


工程 (10)

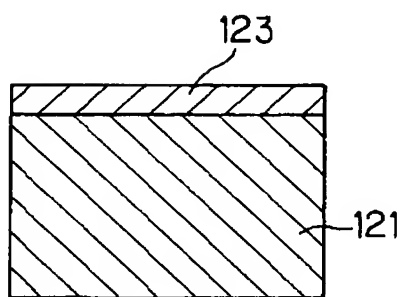


(平面図)

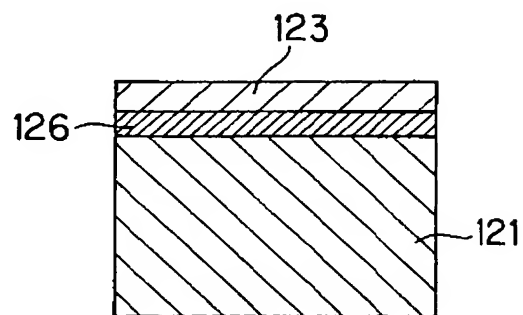
(a)

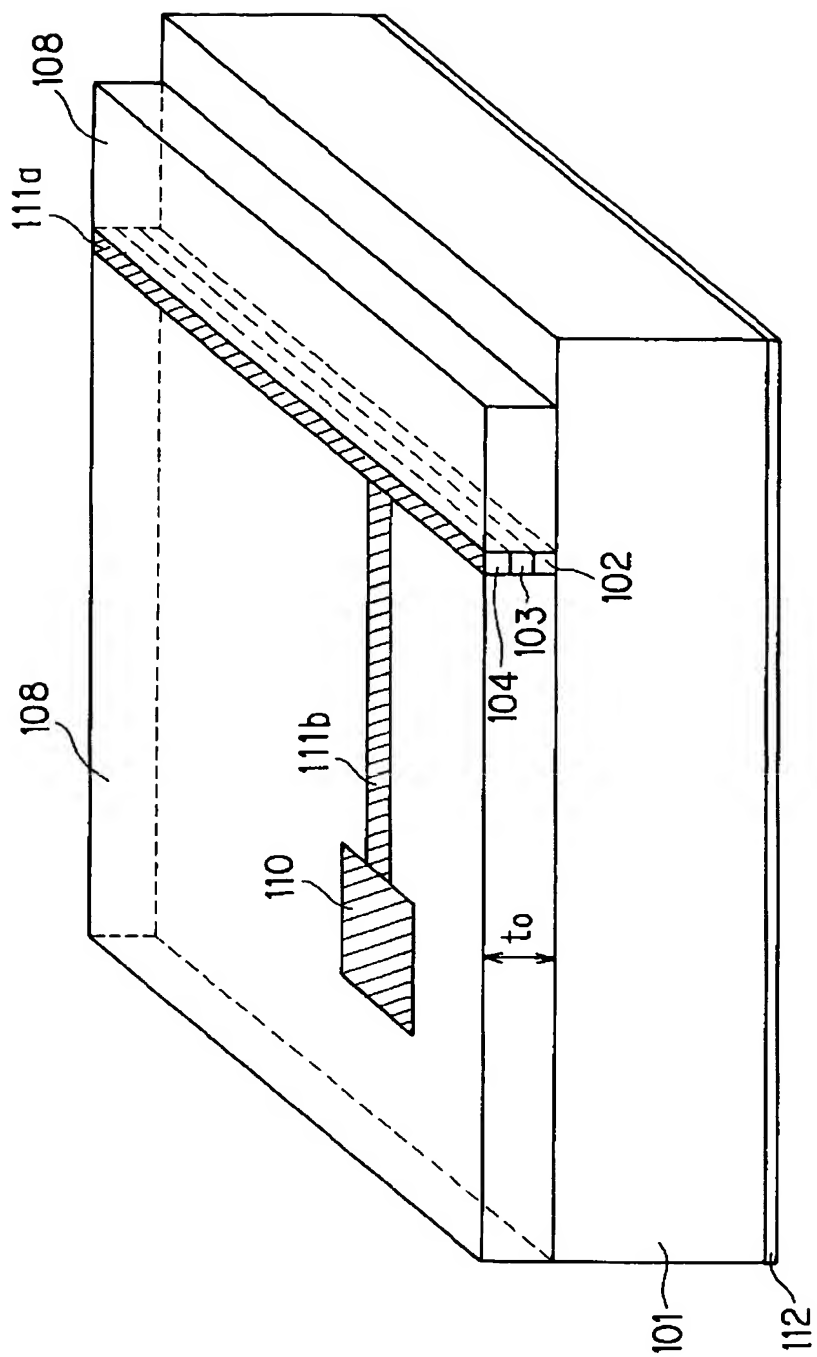


(b)



(c)





【要約】

【課題】 電極パッド部分の容量を小さくすると共に、実用的な電極パッドのサイズに対して特性インピーダンスの制御を可能とした半導体基板上の電極パッドを提供する。

【解決手段】

n-InP基板1上に、n-InPクラッド層2とi層3とp-InPクラッド層及びp型コンタクト層4とを積層してなるメサストライプ型の光導波路を形成し、光導波路の近傍にメサ状堆積部8cを有する絶縁性材料膜8をn-InP基板1上に形成し、光導波路に電気信号を供給する配線メタル11a, 11b, 11cを光導波路及び絶縁性材料膜8の上に配置すると共に、電極パッド10をメサ状堆積部8cの上面に配置してn-InP基板1と電極パッド10とが所定の間隔 t_1 （約17～29 μm ）を有するようにする。

【選択図】 図1

0 0 0 0 0 4 2 2 6

19990715

住所変更

5 9 1 0 2 9 2 8 6

東京都千代田区大手町二丁目3番1号

日本電信電話株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/009064

International filing date: 18 May 2005 (18.05.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-147294
Filing date: 18 May 2004 (18.05.2004)

Date of receipt at the International Bureau: 14 July 2005 (14.07.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.